

JAPANESE [JP,11-121509,A]

CLAIMS DETAILED DESCRIPTION TECHNICAL FIELD PRIOR ART TECHNICAL PROBLEM DESCRIPTION
OF DRAWINGS DRAWINGS

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] Electric flow structure of a ferroelectric memory chip which is the electric flow structure of a ferroelectric memory chip and a desired connection object, and is characterized by connecting this gold bump through a terminal and a gold member of the above-mentioned connection object while a gold bump is formed in an electrode pad of the above-mentioned ferroelectric memory chip.

[Claim 2] the above-mentioned gold member -- a gold streak -- electric flow structure according to claim 1 which is a wire.

[Claim 3] A semiconductor device according to claim 1 between which the above-mentioned gold member is made to be placed between gold bumps of the above-mentioned ferroelectric memory chip and terminals of the above-mentioned connection object which were made into a letter of opposite.

[Claim 4] The above-mentioned gold member is electric flow structure according to claim 3 which is the stud bump who was projected and formed from a gold bump of the above-mentioned ferroelectric memory chip, or a terminal of the above-mentioned connection object, and in whom a compression set is possible.

[Claim 5] A gold bump forming face of the above-mentioned ferroelectric memory chip and a terminal forming face of the above-mentioned object are electric flow structure according to claim 3 or 4 joined by adhesives made of resin.

[Claim 6] Adhesives made of the above-mentioned resin are electric flow structure according to claim 5 which is resin of an epoxy system or a phenol system.

[Claim 7] The above-mentioned connection object is electric flow structure according to claim 1 to 6 which is a semiconductor chip containing a ferroelectric memory chip.

[Claim 8] The above-mentioned connection object is electric flow structure according to claim 1 to 7 which is a substrate made from a product made of resin, metal, or a ceramic.

[Claim 9] A terminal of the above-mentioned connection object is a semiconductor device according to claim 1 to 8 which has a bump of gold.

[Claim 10] A semiconductor device characterized by having electric flow structure of a ferroelectric memory chip indicated by claim 1 thru/or either of 9.

[Claim 11] A manufacture method of a semiconductor device characterized by providing the following that an electric flow between a ferroelectric memory chip and a desired connection object was achieved. A production process which forms a gold bump in a predetermined part of the above-mentioned ferroelectric memory chip. A production process which makes the above-mentioned stud bump intervene between the above-mentioned gold bump and the above-mentioned terminal while making into a letter of opposite. A production process which projects by gold and forms a gold bump of the above-mentioned ferroelectric memory chip, or a stud bump in whom a compression set is possible for a terminal of the above-mentioned connection object, and the above-mentioned gold bump and the above-mentioned terminal.

[Claim 12] A production process which makes the above-mentioned stud bump intervene between the above-mentioned gold bump and the above-mentioned terminal is the manufacture method of a semiconductor device according to claim 11 performed where adhesives made of resin are applied or stuck on either a gold bump forming face of the above-mentioned ferroelectric memory chip, or a terminal forming face of the above-mentioned connection object.

[Claim 13] As adhesives made of the above-mentioned resin, it is the manufacture method of a semiconductor device according to claim 12 that resin adhesives of an epoxy system or resin adhesives of a phenol system is used.

[Claim 14] a production process which is the manufacture method of a semiconductor device that an electric flow between a ferroelectric memory chip and a desired connection object was achieved, and forms a gold bump in a predetermined part of the above-mentioned ferroelectric memory chip, and the above-mentioned gold bump -- a gold streak -- the production process which connects the end section of a wire, and the terminal of the above-mentioned connection object -- a gold streak -- the manufacture method of a semiconductor device characterized for including the production process which connects the other end of a wire by things.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] The invention in this application relates to the electric flow structure of a ferroelectric memory chip and a desired connection object, the semiconductor device which has this connection structure, and the manufacture method of this semiconductor device.

[0002]

[Description of the Prior Art] In recent years, development of the nonvolatile memory using the spontaneous polarization of a ferroelectric with a high dielectric constant, i.e., ferroelectric random-access memory, (it is called "FRAM" ferro-electric random access memory and the following) is performed briskly. This FRAM has the structure where the planar mold ferroelectric capacitor was formed in the upper part of the usual CMOS transistor layer, and is the memory which can rewrite informational by the high speed and the low battery very much by reversing the direction of polarization.

[0003] A ferroelectricity will be lost above a certain temperature (curie temperature), transition to paraelectricity will take place, and the ferroelectric currently used for FRAM will stop however, polarizing spontaneously, if temperature is made high. Generally, the curie temperature of the ferroelectric currently used for FRAM is 170-180 degrees C, and if FRAM which has this is heated beyond the curie temperature of a ferroelectric, actuation will become unstable and it will not operate depending on the case. That is, FRAM has with heat the defect of being weak.

[0004] By the way, as everyone knows, electric connection is achieved for between the internal lead of a leadframe, or the circuit patterns on a substrate for example, using the metal wire so that not only FRAM but a semiconductor chip may aim at an electric flow with the exterior. Electric connection using such a metal wire is made by methods, such as thermocompression bonding or an ultrasonic bonding.

[0005] Although it heats the bonding object beforehand to the elevated temperature (about 400 degrees C) comparatively at the heater etc. and is performed by pressing a metal wire to the part for bonding strongly, thermocompression bonding is unsuitable when using a semiconductor chip weak with heat as a bonding object, in order that it may heat a bonding object at about 400 degrees C. On the other hand, although carried out by giving an ultrasonic wave, without heating a bonding object where a metal wire is pushed on the part for bonding, an ultrasonic bonding has the defect that a metal wire will be cut, when a not much big ultrasonic wave is given.

[0006] For this reason, the bonding object is comparatively heated at low temperature (about 200 degrees C) in order to compensate a defect, respectively, and the method of giving the ultrasonic wave which is not not much large, where [of thermocompression bonding and an ultrasonic bonding] a metal wire is pushed on the part for bonding, i.e., thermosonic bonding, (heat ultrasonic bonding) is adopted well.

[0007]

[Problem(s) to be Solved by the Invention] However, although a heat ultrasonic bonding can be suitably adopted as wirebonding of a common semiconductor chip since the heating temperature of a semiconductor chip is about 200 degrees C, it is unsuitable for wirebonding of the semiconductor chip very weak with heat with which actuation becomes unstable at 170-180 degrees C like FRAM mentioned above.

[0008] Moreover, although the bonding pad for wirebonding was formed of aluminum etc. on the surface of the semiconductor chip, for the cone reason which aluminum oxidizes and is easy to form an oxide film, the fault that the cementation nature between a bonding pad and a bonding wire was bad had usually arisen with the formed oxide film. This fault appears more notably [as the temperature at the time of wirebonding becomes high]. In order to remove the oxide film formed in order to cancel such fault, supersonic vibration given at least to a bonding area must be enlarged and the situation where a metal wire will be cut as mentioned above may arise in this case.

[0009] The invention in this application makes it that technical problem to enable it to aim at an electric flow with this ferroelectric memory chip and a desired connection object, without being invented under the above-mentioned circumstances and spoiling the property of a ferroelectric memory chip.

[0010]

[Description of the Invention] In order to solve the above-mentioned technical problem, the following technical means are provided in the invention in this application.

[0011] That is, according to the 1st side of the invention in this application, it is the electric flow structure of a ferroelectric memory chip and a desired connection object, and while the gold bump is formed in the electrode pad of the above-mentioned ferroelectric memory chip, the electric flow structure of the ferroelectric memory chip characterized by connecting this gold bump through the terminal and gold member of the above-mentioned connection object is offered.

[0012] With the electric flow structure of the ferroelectric memory chip of the above-mentioned configuration, since the gold bump is formed on the above-mentioned electrode pad, it is supposed that it is suitable and the thing from which the electrode pad was covered with and protected by the above-mentioned gold bump and which the above-mentioned electrode pad will oxidize is avoided. Moreover, since the above-mentioned gold bump is formed by gold, if it compares with the electrode pad of conventional aluminum etc., she has the advantage that what an oxide film is formed in the surface cannot happen easily. And at the invention in this application, since the member for aiming at an electric flow with the gold bump of the above-mentioned ferroelectric memory chip and the terminal of the above-mentioned connection object is gold, it cannot be overemphasized that the surface of the above-mentioned gold member cannot oxidize easily, either. For this reason, since it is connection of those in which an oxide film is hard to be formed between the above-mentioned gold bump and the above-mentioned gold member, it does not need to give big energy to the part which should be connected in order to remove an oxide film on the occasion of these connection.

[0013] as the above-mentioned gold member -- a gold streak -- although a wire is employable, connection between the above-mentioned ferroelectric memory chip and the above-mentioned connection object is made by the so-called heat ultrasonic bonding etc. in this case, it mentioned above -- as -- a heat ultrasonic bonding -- a heater etc. -- a predetermined temperature -- a bonding object -- beforehand -- heating -- a gold streak -- it is carried out by giving an ultrasonic wave to the coincidence which presses a wire to the part for bonding strongly. since the connection object needed to be heated to about 200 degrees C and oxidation of electrode pads, such as aluminum, had advanced much more by this in the former -- a gold streak -- the aluminum oxide film needed to be removed in order to raise the connectability between a wire and an electrode pad. for this reason, a gold streak -- an ultrasonic wave comparatively big where it removed the oxide film at least to the connection between a wire and an electrode pad and a clear side is exposed to it, in order to connect -- it must give -- a gold streak -- there was a possibility that a wire may be cut.

[0014] In the invention in this application, since the gold bump is formed as are mentioned above, and the surface of the above-mentioned electrode pad is protected, even if it is the case where the above-mentioned ferroelectric memory chip is heated at the time of bonding, the situation in which the above-mentioned electrode pad oxidizes cannot happen easily. and the above in the above-mentioned ferroelectric memory chip -- a gold streak -- the gold bump by whom the part where bonding of the wire is carried out cannot oxidize easily -- it is -- the above -- a gold streak -- since it is seldom necessary to take into consideration removing an oxide film on the occasion of bonding since it is that to which a wire cannot oxidize easily, either -- the above-mentioned gold bump and the above -- a gold streak -- the energy given on the occasion of a wire and connection can be reduced. since [furthermore,] the part connected is a metal (gold and gold) respectively of the same kind -- connection (for example, gold and aluminum) of the conventional dissimilar metal -- comparing -- small energy grant -- the above-mentioned gold bump and the above -- a gold streak -- while it is connectable with a wire, since a connection is golden-golden connection, a good connection condition is maintainable.

[0015] thus, grant of energy small in the invention in this application -- the above-mentioned gold bump and the above -- a gold streak -- the gold streak performed in order to aim at an electric flow with the above-mentioned ferroelectric memory chip and the exterior since a wire is connectable -- the heat ultrasonic bonding using a wire can make temperature which heats the above-mentioned ferroelectric memory chip about 100 degrees C, and can carry it out now by grant of a heat ultrasonic wave smaller moreover than before. Therefore, in the invention in this application, without spoiling the property, even if it is a ferroelectric memory chip weak with the heat with which actuation becomes unstable at about 170-180 degrees C even if, there is also no concern from which a bonding wire is moreover cut, and an electric flow with the above-mentioned ferroelectric memory chip and the exterior can be aimed at by wirebonding using a gold streak.

[0016] The above-mentioned gold member is made to intervene in the gestalt of desirable operation again between the gold bumps of the above-mentioned ferroelectric memory chip and the terminals of the above-mentioned connection object which were made into the letter of opposite.

[0017] Also in the electric flow structure of the ferroelectric memory chip of the above-mentioned configuration, the effect mentioned above is enjoyable about connection between the above-mentioned gold member and the gold bump of the above-mentioned ferroelectric memory chip. That is, it has the advantage that the energy which an oxide film is hard to form each since at least a mutual connection is gold, and is needed on the occasion of connection upwards since it is connection of metals of the same kind may be small.

[0018] In the electric flow structure of such a ferroelectric memory chip, the stud bump who was projected and formed, for example as the above-mentioned gold member from the gold bump of the above-mentioned ferroelectric memory chip or the terminal of the above-mentioned connection object and in whom a compression set is possible is employable.

[0019] When connecting the above-mentioned metal bump and the terminal of the above-mentioned connection object through the above-mentioned stud bump, it is carried out by pressing the terminal of for example, the above-mentioned connection object by the stud bump formed on the above-mentioned gold bump. Since the compression set of the above-mentioned stud bump is made possible at this time, when the above-mentioned stud bump does a compression set, it is avoided that a load will be added to the above-mentioned ferroelectric memory chip or the connection object of this beyond necessity. That is, it is avoided by absorbing the load externally added by the stud bump who intervenes between the

above-mentioned gold bump and the terminal of the above-mentioned connection object that the above-mentioned ferroelectric memory chip and the connection object of this are damaged. Of course, the above-mentioned stud bump can avoid that absorb the load externally added also in the condition that not only when connecting the above-mentioned ferroelectric memory chip and the above-mentioned connection object, but these were connected, and the above-mentioned ferroelectric memory chip and the connection object of this are damaged.

[0020] In addition, the thing by which considered as the configuration where the point sharpened, as the above-mentioned stud bump, and the compression set especially of a point was made possible, or the thing by which the predetermined part was made the shape of brittle and the compression set of it was made possible is adopted. For example, the stud bump of the configuration where the above-mentioned stud bump's point sharpened can also form by the first bonding of a wirebonding production process, the same actuation as abbreviation, etc. (the details about this point are mentioned later). For this reason, when you need a wirebonding production process in the manufacturing process of a semiconductor device, the above-mentioned stud bump can be formed in the same production process, and it can simplify a manufacturing process. Moreover, since heating of about 100 degrees C can also perform as above-mentioned and the wirebonding production process in the electric flow structure of the ferroelectric memory chip concerning the invention in this application can also form the above-mentioned stud bump with heating of about 100 degrees C, in the production process which forms the above-mentioned stud bump, the property does not deteriorate [the above-mentioned ferroelectric memory chip] with heat.

[0021] In the gestalt of desirable operation, the gold bump forming face of the above-mentioned ferroelectric memory chip and the terminal forming face of the above-mentioned object are further joined by the adhesives made of resin.

[0022] By the way, not only in the above-mentioned ferroelectric memory chip but a semiconductor chip, the terminal forming face and the field in which the circuit element was formed are in agreement in many cases. In such a case, if the gold bump forming face of the above-mentioned ferroelectric memory chip and the terminal forming face of the above-mentioned object are mechanically joined with the adhesives made of resin, a circuit element will be protected in the condition that these were joined by the above-mentioned adhesives made of resin. For example, when the above-mentioned connection object is the so-called cementation of the chip-on chip method which is a semiconductor chip and the circuit element is formed in the terminal forming face (gold bump forming face) of both semiconductor chips, each circuit element of these semiconductor chips will be protected by the above-mentioned adhesives made of resin.

[0023] As mentioned above, the wirebonding production process in the electric flow structure of the ferroelectric memory chip which the above-mentioned stud bump can form by the first bonding of for example, a wirebonding production process and the same actuation as abbreviation, and starts the invention in this application is as above-mentioned [that it can also carry out in about 100 degrees C]. That is, if the above-mentioned ferroelectric memory chip is heated at about 100 degrees C like a wirebonding production process and electrical installation between the above-mentioned ferroelectric memory chips and the above-mentioned connection objects which are performed by continuing at a wirebonding production process, and mechanical cementation are performed, it is desirable to use the resin of the adhesives hardened at about 100 degrees C, for example, an epoxy system, and a phenol system as the above-mentioned adhesives made of resin used in order to aim at mechanical cementation. That is, if the adhesives made of resin hardened at the temperature to which a wirebonding production process is carried out are used, in order to aim at mechanical cementation between for [using adhesives / the above-mentioned ferroelectric memory chip and for connection], it is not necessary not to carry out to heat beyond the temperature to which a wirebonding production process is carried out further etc. and, and it carries in to a heating furnace, and it does not heat, but the advantage that ** can also aim at mechanical cementation using the heat at the time of a wirebonding production process is acquired

[0024] Of course, the electric flow structure of the ferroelectric memory chip of the invention in this application is suitably employable even if it is which [of the so-called electrical installation of a chip-on chip method, or the electric connection between the above-mentioned ferroelectric memory chip and the above-mentioned substrate] case. That is, as the above-mentioned connection object, you may be a semiconductor chip containing a ferroelectric memory chip, and may be substrates, such as a product made of resin, metal, or a product made from a ceramic.

[0025] In addition, it cannot be overemphasized that the terminal of the above-mentioned connection object may be formed as a bump of gold. for example, in connecting the above-mentioned ferroelectric memory chip and the above-mentioned connection object by wirebonding The surface will be used [the first bonding area] as gold for all like a second bonding area. in the ability of the surface not oxidizing easily -- about a bonding area -- a gold streak, since connection with a wire is connection of metals of the same kind A good connection condition can be acquired without spoiling the property of the weak above-mentioned ferroelectric memory chip with heat by giving an ultrasonic wave, where the above-mentioned ferroelectric memory chip and the above-mentioned connection object are heated at about 100 degrees C, as mentioned above.

[0026] According to the 2nd side of the invention in this application, the semiconductor device characterized by the thing to indicate on the 1st side mentioned above, and which shift and has the electric flow structure of that ferroelectric memory chip is offered.

[0027] It cannot be overemphasized that shifts and indicate the above-mentioned semiconductor device on the 1st side which be indicated on the 1st side mentioned above and which was mentioned above since it shifts and has the electric flow structure of that ferroelectric memory chip can enjoy that effect. That is, it

cannot be overemphasized that the property is maintained good, without spoiling the property of the above-mentioned ferroelectric memory chip by heating at the time of wirebonding etc.

[0028] The production process which according to the 3rd side of the invention in this application is the manufacture method of a semiconductor device that the electric flow between a ferroelectric memory chip and a desired connection object was achieved, and forms a gold bump in the predetermined part of the above-mentioned ferroelectric memory chip. While making into the letter of opposite the production process which projects bygold and forms the gold bump of the above-mentioned ferroelectric memory chip, or the stud bump in whom a compression set is possible for the terminal of the above-mentioned connection object, and the above-mentioned gold bump and the above-mentioned terminal The manufacture method of a semiconductor device characterized by including the production process which makes the above-mentioned stud bump intervene between the above-mentioned gold bump and the above-mentioned gold terminal is offered.

[0029] The production process which forms the above-mentioned gold bump is performed by forming a gold plate layer on the above-mentioned electrode pad by giving means, such as electroplating. It is carried out by forming a photoresist layer in the condition that the above-mentioned electrode pad attends the surface of the wafer with which the desired circuit element was specifically built by the silicon substrate etc. in one, soaking this wafer in the electrolytic solution, energizing a wafer as cathode, and forming a gold plate layer on the above-mentioned electrode pad. Of course, after gold plate is formed on the above-mentioned electrode pad, the ferroelectric memory chip in which the part where the photoresist layer was carried out and exfoliation processing etc. was gold-plated was made into the gold bump, fractionation of the above-mentioned wafer was carried out, and the gold bump was formed is obtained.

[0030] Since electrolytic-solution temperature is 100 degrees C or less and the above-mentioned wafer is performed in the condition that it soaks in the electrolytic solution and atmospheric air cannot be touched when the most even if each inter-electrode one energizes like such electric galvanizer and the temperature of the electrolytic solution rises Even if it is the case where it is formed with the aluminum to which the above-mentioned electrode pad tends to oxidize even if, it does not need to be anxious about an oxide film being formed so much in the above-mentioned electrode pad. Thus, since the oxide film is formed in the surface of the above-mentioned electrode pad in the condition of seldom being formed, the formed gold bump is made into the condition of having connected with the above-mentioned electrode pad at fitness.

[0031] The same actuation as the so-called first bonding and the abbreviation for the wirebonding production process which used the gold streak can perform the production process which projects and forms the above-mentioned stud bump on the above-mentioned electrode pad. Specifically, it is carried out by [as being the following]. first, the gold streak inserted in in the fixture called a capillary -- the point of a wire is projected from the point of the above-mentioned capillary -- making -- a gold streak -- heating melting of the point of a wire is carried out with hydrogen flame etc., and the golden ball of a melting condition is formed. Subsequently, the above-mentioned capillary is moved, and the above-mentioned golden ball is pressed to the above-mentioned electrode pad, and it fixes to it. this time -- the above -- a gold streak -- making the above-mentioned capillary upper--** in the condition which the wire is not solidifying completely, or the condition of having solidified -- a gold streak -- the above-mentioned stud bump is formed on the above-mentioned electrode pad by tearing off a wire.

[0032] Thus, since she can form by the first bonding of a wirebonding production process, and the same actuation as abbreviation, in case the above-mentioned stud bump manufactures a semiconductor device, when a wirebonding production process is required, she does not need to establish separately the production process which forms the above-mentioned stud bump, and can form the above-mentioned stud bump in the same production process as a wirebonding production process. in addition, the above -- a gold streak -- a wire is not based on upper ** of the above-mentioned capillary, but to say nothing of external force cutting, in case it presses [and] the above-mentioned golden ball, it may give supersonic vibration through the above-mentioned capillary. Of course, the above-mentioned stud bump's formation method may not be limited to the above-mentioned method, but may be the other methods.

[0033] As for the production process which makes the above-mentioned stud bump intervene between the above-mentioned gold bump and the above-mentioned terminal, in the gestalt of desirable operation, it is desirable to be carried out where the adhesives made of resin are applied or stuck on either the gold bump forming face of the above-mentioned ferroelectric memory chip or the terminal forming face of the above-mentioned connection object, and to use the resin adhesives of an epoxy system or the resin adhesives of a phenol system as adhesives made of the above-mentioned resin.

[0034] That is, if the above-mentioned stud bump is made to intervene between the gold bump of the above-mentioned ferroelectric memory chip, and the terminal of the above-mentioned connection object, the above-mentioned resin adhesives will also be made to intervene between the above-mentioned gold bump forming face and the above-mentioned terminal forming face, where liquefied resin or solid-state sheet-like resin is applied or stuck on the gold bump forming face of the above-mentioned ferroelectric memory chip, or the terminal forming face of the above-mentioned object.

[0035] As mentioned above, when a wirebonding production process is needed in the manufacturing process of a semiconductor device, this wirebonding production process can be performed if the above-mentioned ferroelectric memory chip and a connection object are heated at about 100 degrees C, and the above-mentioned stud bump can also perform it with heating of about 100 degrees C. For this reason, if the resin adhesives of the epoxy system hardened with about 100-degree C heat or the adhesives made of resin of a phenol system is used, it can carry out according to the production process as the above-mentioned wirebonding production process or the above-mentioned stud bump formation production process that the

above-mentioned ferroelectric memory chip, the above-mentioned object, and mechanical cementation are the same, and the same heating condition. That is, in order to aim at the above-mentioned ferroelectric memory chip, the above-mentioned object, and mechanical cementation, actuation of carrying in to a heating furnace can be made unnecessary, and the above-mentioned ferroelectric memory chip, the above-mentioned object, and mechanical cementation can be aimed at using heating at the time of a wirebonding production process. Of course, since the above-mentioned ferroelectric memory chip, the above-mentioned object, and mechanical cementation can be aimed at at about 100 degrees C, in this cementation production process, the property of the weak above-mentioned ferroelectric memory chip does not deteriorate with heat.

[0036] the production process which is the manufacture method of a semiconductor device that the electric flow between a ferroelectric memory chip and a desired connection object was achieved, and forms a gold bump in the predetermined location of the above-mentioned ferroelectric memory chip according to the 4th side of the invention in this application, and the above-mentioned gold bump -- a gold streak -- the production process which connects the end section of a wire, and the above-mentioned gold terminal -- a gold streak -- the manufacture method of a semiconductor device by which it is characterized is offered including the production process which connects the other end of a

[0037] Also in the above-mentioned manufacture method, the production process which forms a gold bump can be performed by the method indicated on the 3rd side mentioned above, and the same method. moreover, the above-mentioned gold bump -- a gold streak -- the production process and the above-mentioned gold terminal which connect the end section of a wire -- a gold streak -- the production process which connects the other end of a wire can be performed by the technique of well-known wirebonding.

[0038] especially -- the invention in this application -- a gold bump -- a gold streak -- since it is made as carry out / bonding of the wire], as mentioned above, on condition that an ultrasonic wave is given, heating of about 100 degrees C can perform. For this reason, a semiconductor device can be manufactured, without that property deteriorating [the above-mentioned ferroelectric memory chip] also in the above-mentioned manufacture method.

[0039] Other features and advantages of the invention in this application will become clearer by detailed explanation given to below with reference to an accompanying drawing.

[0040]

[Embodiment of the Invention] Hereafter, the gestalt of desirable operation of the invention in this application is concretely explained with reference to a drawing.

[0041] Drawing 1 is a fluoroscopy perspective diagram showing an example of the semiconductor device concerning the invention in this application, and drawing 2 is a cross section which meets the II-II line of drawing 1.

[0042] As shown in drawing 1 and drawing 2, the above-mentioned semiconductor device 1 is equipped with the film substrates 2, such as a product made of polyimide resin, the ferroelectric memory chip (it is called a "FRAM chip" a ferro-electric random-access-memory chip and the following) 3 mounted on this film substrate 2, and this FRAM chip 3 and the semiconductor chip 4 with which the electric flow was achieved, and the profile configuration is carried out.

[0043] Four through tube 20a is formed in the both ends of the above-mentioned film substrate 2, respectively, and a total of eight terminals 20 is formed in them corresponding to the formation part of such through tube 20a as it appears in drawing 1 and drawing 2 well. Each of these terminals 20 have the **--like terminal area 22 formed in the upper surface of the above-mentioned film substrate 2, and the ball-like terminal area 21 formed in the inferior surface of tongue of the above-mentioned film substrate 2, and, of course, have flowed through the *****-like terminal area 22 and the above-mentioned ball-like terminal area 21 electrically through the above-mentioned through tube 20a. In addition, the *****-like terminal area 22 is formed with copper etc., and the above-mentioned ball-like terminal area 21 is formed with the pewter etc.

[0044] The above-mentioned FRAM chip 3 is a non-volatile memory chip using the spontaneous polarization of a ferroelectric with a high dielectric constant, and the 1st electrode pad 30 and the 2nd electrode pad 31 are formed in the both-sides section of the principal plane 3a of aluminum etc., respectively as it appears in drawing 2 well. of course, each of these electrode pads 30 and 31 have flowed on the circuit element and the electric target which were formed in the above-mentioned FRAM chip 3 in one and which are not a drawing example. On the above-mentioned 1st and 2nd electrode pad 30 and 31, it gold-plates, and 1st gold bump 30a and 2nd gold bump 31a project from above-mentioned principal plane 3a, and are formed, respectively. On each above-mentioned 2nd gold bump 31a, the stud bump 7 in whom a compression set is possible is formed bygold. That by which the predetermined part was made the shape of brittle and the compression set of it was made possible at least as this stud bump is adopted. In addition, the above-mentioned FRAM chip 3 is joined to the above-mentioned film substrate 2 by the adhesives 60 made of resin.

[0045] it appears in drawing 1 and drawing 2 well -- as -- the terminal 20 of the above-mentioned film substrate 2, and 1st gold bump 30a of the above-mentioned FRAM chip 3 -- the gold streak as a gold member -- it connects through a wire 50 and the electric flow is achieved. the gold streak of the above-mentioned terminal 20 and the above-mentioned 1st gold bump 30a -- connection with a wire 5 is made by well-known heat ultrasonic wave wirebonding. this heat ultrasonic bonding -- a heater etc. -- a predetermined temperature -- the above-mentioned FRAM chip 3 and the film substrate 2 -- beforehand -- heating -- a gold streak -- it is carried out by giving an ultrasonic wave to the coincidence which presses a

wire 5 to the **--like terminal area 22 of 1st gold bump 30a of the above-mentioned FRAM chip 3, or the above-mentioned film substrate 2 strongly.

[0046] since oxidation of the 1st electrode pad 30 which needed to heat to about 200 degrees C and was formed of aluminum etc. by this had advanced the wirebonding object much more in the former as mentioned above -- a gold streak -- the aluminum oxide film needed to be removed in order to raise the connectability between a wire 5 and the 1st electrode pad 30. for this reason, a gold streak -- an ultrasonic wave comparatively big where it removed the oxide film at least to the connection between a wire 5 and the 1st electrode pad 30 and a clear side is exposed to it, in order to connect -- it must give -- a gold streak -- there was a possibility that a wire 5 may be cut.

[0047] With the electrical installation structure of the above-mentioned FRAM chip 3 of this operation gestalt, and the above-mentioned film substrate 2, since 1st gold bump 30a is formed as it protects on the surface of the above-mentioned 1st electrode pad 30, even if it is the case where the above-mentioned FRAM chip 3 is heated at the time of bonding, the situation in which the above-mentioned 1st electrode pad 30 oxidizes cannot happen easily. and the gold to which the above-mentioned 1st gold bump 30a cannot oxidize easily -- it is -- the above -- a gold streak -- since it is seldom necessary to take into consideration removing an oxide film on the occasion of bonding since it is that to which a wire 5 cannot oxidize easily, either -- the above-mentioned 1st gold bump 30a and the above -- a gold streak -- the energy which should be given on the occasion of connection with a wire 5 can be reduced. since furthermore,] the part connected is a metal (gold and gold) respectively of the same kind -- connection (for example, gold and aluminum) of the conventional dissimilar metal -- comparing -- small energy grant -- the above-mentioned 1st gold bump 30a and the above -- a gold streak -- while it is connectable with a wire 5, since a connection is golden-golden connection, it has the advantage that it is maintainable with a good connection condition.

[0048] The electrode pad 40 is formed in the part corresponding to 2nd gold bump 31a of the above-mentioned FRAM chip 3 of the both ends of the principal plane 4a, respectively, the above-mentioned semiconductor chip 4 is projected from above-mentioned principal plane 4a on each of these electrode pads 40, and bump terminal 40a of gold is formed as it appears in drawing 2 well. Between 2nd gold bump 31a of the above-mentioned FRAM chip 3 made into the letter of opposite, and bump terminal 40a of the gold of the above-mentioned semiconductor chip 4, the above-mentioned stud bump 7 was made to intervene, and the above-mentioned 2nd gold bump 31a and bump terminal 40a of the above-mentioned gold have flowed electrically through the above-mentioned stud bump 7. of course, each above-mentioned electrode pad 40 has flowed on the circuit element and the electric target which were formed in the above-mentioned semiconductor chip 4 in one and which are not a drawing example. In addition, what is necessary is to be able to adopt the FRAM chip 3 described above, for example as the above-mentioned semiconductor chip 4, and to be other semiconductor chips, and just to choose suitably.

[0049] With the electric flow structure of the above-mentioned FRAM chip 3 and the above-mentioned semiconductor chip 4, since 2nd gold bump 31a is formed on the above-mentioned 2nd electrode pad 31, it is supposed that it is suitable and the thing from which the 2nd electrode pad 31 was covered with and protected by this 2nd gold bump 31a and which the above-mentioned 2nd electrode pad 31 will oxidize is avoided like the above-mentioned 1st electrode pad 30. Moreover, since the above-mentioned 2nd gold bump 31a as well as the above-mentioned 1st gold bump 30a is formed by gold, if it compares with the electrode pad of conventional aluminum etc., what an oxide film is formed in the surface has the advantage of being hard to happen. And since the above-mentioned stud bump 7 is also gold, it cannot be overemphasized that this stud bump's 7 surface cannot oxidize easily, either. For this reason, since it is connection of those in which an oxide film is hard to be formed between the above-mentioned 2nd gold bump 31a and the stud bump 7, it does not need to give big energy to the part which should be connected in order to remove an oxide film on the occasion of these connection.

[0050] thus, grant of energy small with this operation gestalt -- the above-mentioned 1st gold bump 30a and the above -- a gold streak -- a wire 5, since the above-mentioned 2nd gold bump 31a and the above-mentioned stud bump 7 are connectable Though the above-mentioned FRAM chip 3 and the film substrate 2 are heated in case an electric flow with the above-mentioned FRAM chip 3, the above-mentioned film substrate 2, or the above-mentioned semiconductor chip 4 is aimed at The temperature is made into about 100 degrees C, and it becomes possible to carry out by grant of a heat ultrasonic wave smaller moreover than before. therefore -- even if it is the FRAM chip 3 weak with the heat with which actuation becomes unstable at about 170-180 degrees C even if, without it spoils the property with this operation gestalt -- moreover -- a gold streak -- there is also no concern from which a wire 5 is cut, and an electric flow with the above-mentioned ferroelectric memory chip, the above-mentioned film substrate 2, or the above-mentioned semiconductor chip 4 can be aimed at.

[0051] Although it is as above-mentioned that electric connection between the above-mentioned FRAM chip 3 and the above-mentioned semiconductor chip 4 is made through the stud bump 7, mechanical cementation to the above-mentioned FRAM chip 3 and the above-mentioned semiconductor chip 4 is performed using the adhesives 6, such as a product made of resin, as it appears in drawing 2 well. As these adhesives 6, an epoxy resin, phenol resin, etc. are employable, for example.

[0052] By the way, not only in the above-mentioned FRAM chip 3 but a semiconductor chip, the terminal forming faces 3a and 4a and the field in which the circuit element was formed are in agreement in many cases. In such a case, if 2nd gold bump forming face (principal plane) 3a of the above-mentioned FRAM chip 3 and terminal forming face (principal plane) 4a of the above-mentioned semiconductor chip 4 are joined with the adhesives 6 made of resin, a circuit element will be protected in the condition that these were joined by

the above-mentioned adhesives 6 made of resin.

[0053] the FRAM chip 3 which appears in drawing 1 and drawing 2 well, a semiconductor chip 4, a film substrate, and a gold streak -- packaging of the wire 5 is carried out with resin, such as epoxy. That is, while these members are covered with and protected by the resin package 61 formed by metal mold shaping etc., the facilities on handling are given.

[0054] In addition, although it is an alternative matter whether bump terminal 40a of gold is formed on each electrode pad 40 of the above-mentioned semiconductor chip 4 and it is not necessary to necessarily form bump terminal 40a of gold, it is desirable to form bump terminal 40a of gold from a viewpoint of antioxidizing of each electrode pad 40.

[0055] Next, an example of the manufacture method of the semiconductor device 1 shown in drawing 1 and drawing 2 is explained briefly, referring to drawing 3 thru/or drawing 8.

[0056] The production process at which the manufacture method of the above-mentioned semiconductor device 1 forms the 1st and 2nd gold bumps 30a and 31a in the predetermined part of the above-mentioned FRAM chip 3, The production process which forms the **--like terminal area 22 in the predetermined part of long band-like resin film 2A which should serve as the above-mentioned film substrate 2, between the above-mentioned FRAM chip 3 and the **--like terminal areas 22 of the above-mentioned film 2A -- a gold streak -- with the production process connected with a wire 5 The production process which projects and forms the stud bump 7 in whom a compression set is possible on 2nd gold bump 31a of the above-mentioned FRAM chip 3, While making into the letter of opposite the production process which applies the adhesives 6 made of resin to gold bump forming face (principal plane) 3a of the above-mentioned FRAM chip 3, and 2nd gold bump 31a of the above-mentioned FRAM chip 3 and bump terminal 40a of the gold of the above-mentioned semiconductor chip 4 The production process which makes the above-mentioned stud bump 7 intervene between the above-mentioned 2nd gold bump 31a and bump terminal 40a of the above-mentioned gold, the production process joined mechanically between the above-mentioned FRAM chip 3 and the above-mentioned semiconductor chip 4, and the production process which separates above-mentioned resin film 2A to the semiconductor device 1 are included.

[0057] Although not illustrated, the production process which forms the 1st and 2nd gold bumps 30a and 31a in the 1st and 2nd electrode pads 30 and 31 of the above-mentioned FRAM chip 3 is performed by means, such as electroplating. It is carried out by forming a photoresist layer in the condition that each above-mentioned electrode pads 30 and 31 attend the surface of the wafer with which two or more desired circuit elements were built by the silicon substrate etc. in one, soaking this wafer in the electrolytic solution energizing a wafer as cathode, and specifically forming gold plate on each above-mentioned electrode pad 30 and 31. Of course, after gold plate is formed on the above-mentioned electrode pad, when the part where the photoresist layer was carried out and exfoliation processing etc. was gold-plated is made into the 1st and 2nd gold bumps 30a and 31a and carries out fractionation of the wafer, the FRAM chip 3 with which the 1st and 2nd gold bumps 30a and 31a were formed is obtained. In addition, the production process which forms bump terminal 40a of gold is similarly performed to the above-mentioned semiconductor chip 4.

[0058] Since electrolytic-solution temperature is 100 degrees C or less and the above-mentioned wafer is performed in the condition that it soaks in the electrolytic solution and atmospheric air cannot be touched when the most even if each inter-electrode one energizes like such electric galvanizer and the temperature of the electrolytic solution rises Even if it is the case where it is formed with the aluminum to which each above-mentioned electrode pads 30 and 31 tend to oxidize even if, it does not need to be anxious about an oxide film being formed so much in each above-mentioned electrode pads 30 and 31. Thus, since the oxide film is formed in the surface of each above-mentioned electrode pads 30 and 31 in the condition of seldom being formed, each formed above-mentioned gold bumps 30a and 31a are made into the condition of having connected with each above-mentioned electrode pads 30 and 31 good.

[0059] The production process which forms the **--like terminal area 22 in the above-mentioned long band-like resin film 2A is performed by performing etching processing, after forming coats, such as copper, in the part corresponding to through tube 20a of the surface of the above-mentioned resin film 2A with means, such as sputtering, vacuum evaporation, or CVD. Thus, on the above-mentioned film 2A in which the *****-like terminal area 22 was formed, it carries out by carrying out, and the FRAM chip 3 is mounted and it considers as the condition of drawing 3 so that field (principal plane) 3a in which the above-mentioned 1st and 2nd gold bumps 30a and 31a were formed may attend the upper part. Specifically, mounting of the above-mentioned FRAM chip 3 is carried out to the whole surface of the above-mentioned FRAM chip 3, or the whole surface of the above-mentioned film 2A liquefied or by laying the above-mentioned FRAM chip 3 on the above-mentioned film 2A, where the sheet-like adhesives 60 made of resin are applied or stuck.

[0060] Since the above-mentioned FRAM chip 3 and the above-mentioned semiconductor chip 4 are mechanically joined as resin adhesives 60 used at this time using the resin adhesives 6 so that it may mention later although thermosetting resin, such as an epoxy resin and phenol resin, is mentioned, for example, it is desirable to use the adhesives 60 made of resin hardened by the same thing as the resin adhesives 6 used in this production process, for example, the same temperature. In this case, in the production process mounted on the above-mentioned film 2A, heat the above-mentioned FRAM chip 3, and the resin adhesives 60 are not stiffened. In the production process which joins mechanically the above-mentioned FRAM chip 3 which performs a production process predetermined in the condition of having carried out temporary mounting of the above-mentioned FRAM chip 3, and is performed by stiffening the resin adhesives 6, and the above-mentioned semiconductor chip 4 Manufacture effectiveness will become good if the resin adhesives 6 and coincidence which are used for this production process are stiffened.

[0061] between the above-mentioned FRAM chip 3 and the terminals 20 of the above-mentioned film 2A -- a gold streak -- although the production process connected with a wire 5 is performed where the above-mentioned film 2A is laid for example, on the susceptor 9 heated by about 100 degrees C, this production process consists of first bonding shown in drawing 4 , and second bonding shown in drawing 5 . Of course, the above-mentioned FRAM chip 3 and the above-mentioned film 2A are also heated at this time, and the temperature of about 100 degrees C is reached. As the above-mentioned first bonding is the following, it is performed as it appears in drawing 4 well, namely, the gold streak inserted in the fixture called a capillary 8 -- the point of a wire 50 is projected from the point 80 of the above-mentioned capillary 8 -- making -- a gold streak -- heating melting of the point of a wire 50 is carried out with hydrogen flame etc., and golden ball 50a of a melting condition is formed, and the above-mentioned capillary 8 is moved and it is carried out by pressing the above-mentioned golden ball 50a to the above-mentioned 1st gold bump 30a, and fixing to it. Of course, in case the above-mentioned golden ball 50a is pressed, supersonic vibration may be supplied to the part which should fix. the above-mentioned second bonding performed by continuing at the above-mentioned first bonding as it appears in drawing 5 well -- the above -- a gold streak -- it moves to the location of the **--like terminal area 22 of the above-mentioned film 2A, pulling out a wire 50 -- making -- the point of the above-mentioned capillary 8 -- the upper surface of the *****--like terminal area 22 -- a gold streak -- it is carried out by supplying the **** supersonic vibration which presses a wire 50. the above -- a gold streak -- when a wire 50 is stuck by pressure, slide migration of the above-mentioned capillary 8 is carried out -- making -- the above -- a gold streak -- a wire 50 is pushed and a wirebonding production process ends OFF.

[0062] the production process which projects and forms the above-mentioned stud bump 7 on the above-mentioned 2nd gold bump 31a as shown in drawing 6 -- for example, the gold streak mentioned above -- the first bonding of the wirebonding production process using a wire 50 and the same actuation as abbreviation can perform. namely, the gold streak projected from the point 80 of a capillary 8 where the above-mentioned film 2A is laid -- golden ball 50a of the melting condition which was made to carry out heating melting of the point of a wire 50, and was formed making the above-mentioned capillary 8 upper--** in the condition which pushes on the above-mentioned 2nd gold bump 31a, and the above-mentioned golden ball 50a is not solidifying completely, or the condition of having solidified -- a gold streak -- it is carried out by tearing off a wire 50. Thus, she is made possible [a compression set] for a point, the formed stud bump 7 being used as the configuration where the point sharpened.

[0063] Thus, since she can form by the first bonding of a wirebonding production process, and the same actuation as abbreviation, in case the above-mentioned stud bump 7 manufactures a semiconductor device 1, when a wirebonding production process is required as mentioned above, she does not need to establish separately the production process which forms the above-mentioned stud bump 7, and can form the above-mentioned stud bump 7 for a wirebonding production process in the same production process. in addition, the above -- a gold streak -- a wire 50 is not based on upper ** of the above-mentioned capillary 8, but to say nothing of external force cutting, in case it presses [and] the above-mentioned golden ball 50a, it may give supersonic vibration through the above-mentioned capillary 8. Of course, the above-mentioned stud bump's 7 formation method may not be limited to the above-mentioned method, but may be the other methods.

[0064] As shown in drawing 7 , the production process which applies the adhesives 6 made of resin to gold bump forming face (principal plane) 3a of the above-mentioned FRAM chip 3 is succeedingly laid in susceptor 9, and where the above-mentioned FRAM chip 3 etc. is heated, it is performed. As the above-mentioned resin adhesives 6 used in this production process, an epoxy resin, phenol resin, etc. which are hardened, for example at 100 degrees C are suitable. As they cover the above-mentioned 1st and 2nd gold bumps 30a and 31a, the above-mentioned resin adhesives 6 being used as liquefied, for example, they are applied to gold bump forming face (principal plane) 3a of the above-mentioned FRAM chip 3. Of course, it cannot be overemphasized that this production process may be performed using the resin adhesives 6 made into the shape of a solid-state sheet.

[0065] As shown in drawing 8 , while making 2nd gold bump 31a of the above-mentioned FRAM chip 3, and bump terminal 40a of the gold of the above-mentioned semiconductor chip 4 into the letter of opposite, the production process which makes the above-mentioned stud bump 7 intervene between the above-mentioned 2nd gold bump 31a and bump terminal 40a of the above-mentioned gold is also performed in the condition of having been laid in susceptor 9. Although this production process is performed by pressing the above-mentioned semiconductor chip 4 for the above-mentioned FRAM chip 3, while temporary support of the above-mentioned semiconductor chip 4 is done by the above-mentioned stud bump 7 on the above-mentioned FRAM chip 3 at this time, a flow [electrical and electric equipment / between the above-mentioned 2nd gold bump 31a and bump terminal 40a of the above-mentioned gold] is achieved.

[0066] Since a compression set is possible for the above-mentioned stud bump 7, when the above-mentioned semiconductor chip 4 is pushed on the above-mentioned FRAM chip 3, and the above-mentioned stud bump 7 does a compression set, it is avoided that a load will be added to the above-mentioned strong FRAM chip 3 and the above-mentioned semiconductor chip 4 beyond necessity. That is, an external load is absorbed by the stud bump 7 who intervenes between the above-mentioned 2nd gold bump 31a and bump terminal 40a of the gold of the above-mentioned semiconductor chip 4, and it is avoided that the above-mentioned FRAM chip 3 and a semiconductor chip 4 are damaged. Moreover, since the resin adhesives 6 made into the shape of a solid-state sheet are applied or stuck, the resin adhesives 6 are made to intervene between the above-mentioned FRAM chip 3 and the above-mentioned semiconductor chip 4, liquefied or where temporary support of the above-mentioned semiconductor chip 4 is carried out on

the above-mentioned FRAM chip 3 by gold bump forming face (principal plane) 3a of the above-mentioned FRAM chip 3.

[0067] Although not illustrated, the production process joined mechanically between the above-mentioned FRAM chip 3 and the above-mentioned semiconductor chip 4 is performed by stiffening the above-mentioned resin adhesives 6 made to intervene between the above-mentioned FRAM chip 3 and the above-mentioned semiconductor chip 4. Since this production process is also performed in the condition of having been laid on the above-mentioned susceptor 9, it can stiffen the above-mentioned resin adhesives 6 with the heat applied from the above-mentioned susceptor 9. That is, since it is not necessary to carry it in to a heating furnace etc. and to heat it in order for this production process to stiffen the above-mentioned resin adhesives 6, a manufacturing process is simplified by this and it can carry out things.

[0068] then -- for example, transfer molding using an epoxy resin etc. etc. -- the above-mentioned FRAM chip 3, a semiconductor chip 4, and a gold streak -- after carrying out the method of a wrap of the wire 5 and forming the resin package 61, the semiconductor device 1 as shown in drawing 1 and drawing 2 can be obtained by forming in the rear face of the above-mentioned film 2A the *****-like terminal area 22 and the pewter terminal area 21 through which it flows through the above-mentioned through tube 20a, and separating a semiconductor device 1 into it from above-mentioned resin film 2A

[0069] Thus, the manufacture method of the above-mentioned semiconductor device 1 Installation of the above-mentioned FRAM chip 3 to the above-mentioned resin film 2A, wirebonding of the above-mentioned resin film 2A and the above-mentioned FRAM chip 3, The electrical installation and mechanical cementation to the above-mentioned FRAM chip 3 and the above-mentioned semiconductor device 1 It is laid in the above-mentioned susceptor 9, and since it is carried out after having been heated by about 100 degrees C moreover, even if it is the case where the weak above-mentioned FRAM chip 3 is used for heat, a semiconductor device 1 can be manufactured, without spoiling the property.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is a fluoroscopy perspective diagram showing an example of the semiconductor device concerning the invention in this application.

[Drawing 2] It is the cross section which meets the II-II line of drawing 1 .

[Drawing 3] It is a perspective diagram showing the condition that the FRAM chip was mounted in the film band-like [long].

[Drawing 4] It is drawing showing the first bonding of a wirebonding production process.

[Drawing 5] It is drawing showing the second bonding of a wirebonding production process.

[Drawing 6] It is drawing in the condition of forming the stud bump on the electrode pad of the above-mentioned FRAM chip.

[Drawing 7] It is drawing showing the condition of having applied liquefied resin adhesives to the electrode pad forming face of the above-mentioned FRAM chip.

[Drawing 8] It is drawing in the condition of having joined the semiconductor chip on the above-mentioned FRAM chip.

[Description of Notations]

- 1 Semiconductor Device
- 2 Film Substrate (as Connection Object)
- 3 FRAM Chip (Ferroelectric Memory Chip)
- 3a Gold bump forming face (FRAM chip)
- 4 Semiconductor Chip (as Connection Object)
- 4a
- 5 Gold Streak -- Wire (as Gold Member)
- 6 Liquefied Resin Adhesives
- 7 Stud Bump (as Gold Member)
- 20 Terminal (Substrate)
- 30 1st Electrode Pad (1st Gold Bump is Formed)
- 30a The 1st gold bump
- 31 2nd Electrode Pad (2nd Gold Bump is Formed)
- 31a The 2nd gold bump
- 40 Electrode Pad (Semiconductor Chip)
- 40a The bump terminal of gold (semiconductor chip)

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-121509

(43) 公開日 平成11年(1999) 4月30日

(51) Int.Cl. ⁹	識別記号	F I	
H 0 1 L 21/60	3 1 1	H 0 1 L 21/60	3 1 1 Q
	3 0 1		3 0 1 A
25/065		25/08	B
25/07			
25/18			

審査請求 有 請求項の数14 O L (全 13 頁)

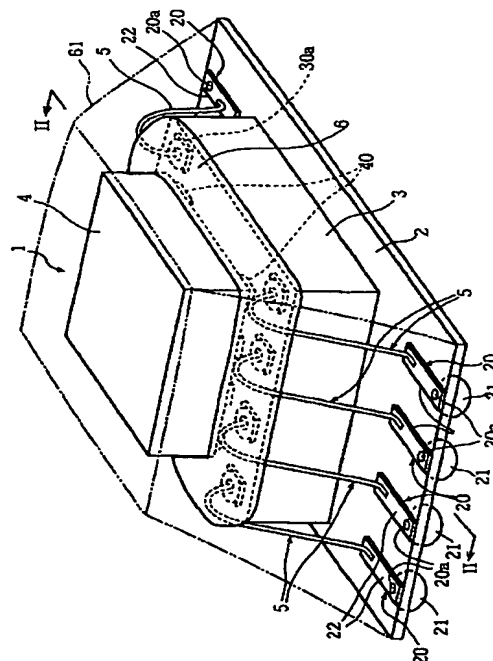
(21) 出願番号	特願平9-277465	(71) 出願人	000116024 ローム株式会社 京都府京都市右京区西院溝崎町21番地
(22) 出願日	平成9年(1997)10月9日	(72) 発明者	岡 浩 京都市右京区西院溝崎町21番地 ローム株式会社内
		(74) 代理人	弁理士 吉田 稔 (外2名)

(54) 【発明の名称】 強誘電体メモリチップの電氣的導通構造、およびこれを有する半導体装置、ならびにこの半導体装置の製造方法

(57) 【要約】

【課題】 強誘電体メモリチップの特性を損なうことなく、この強誘電体メモリチップと所望の接続対象物との電氣的導通を図れるようにする。

【解決手段】 強誘電体メモリチップ3と所望の接続対象物2、4との電氣的導通構造において、上記強誘電体メモリチップ3の電極パッド30、31に金製バンパ30a、30bを形成し、この金製バンパ30a、30bと上記接続対象物2、4の端子20、40と金製部材5、7を介して接続した。また半導体装置1において、このような電氣的導通構造を有する採用する。好ましくは、上記金製部材5、7は、金線ワイヤ5または圧縮変形可能な金製のスタッドバンパ7であり、上記強誘電体メモリチップ3の金製バンパ形成面3aと、上記接続対象物の端子形成面4aとを、エポキシ系またはフェノール系などの樹脂製の接着剤6によって接合する。上記接続対象物2、4としては、強誘電体メモリチップを含む半導体チップ4、または樹脂製あるいは金属製の基板2を採用する。



【特許請求の範囲】

【請求項1】 強誘電体メモリチップと所望の接続対象物との電氣的導通構造であって、上記強誘電体メモリチップの電極パッドに金製バンパが形成されているとともに、この金製バンパが上記接続対象物の端子と金製部材を介して接続されていることを特徴とする、強誘電体メモリチップの電氣的導通構造。

【請求項2】 上記金製部材は、金線ワイヤである、請求項1に記載の電氣的導通構造。

【請求項3】 対向状とされた上記強誘電体メモリチップの金製バンパと上記接続対象物の端子との間に、上記金製部材が介在させられている、請求項1に記載の半導体装置。

【請求項4】 上記金製部材は、上記強誘電体メモリチップの金製バンパまたは上記接続対象物の端子から突出形成された圧縮変形可能なスタッドバンパである、請求項3に記載の電氣的導通構造。

【請求項5】 上記強誘電体メモリチップの金製バンパ形成面と、上記対象物の端子形成面とは、樹脂製の接着剤によって接合されている、請求項3または4に記載の電氣的導通構造。

【請求項6】 上記樹脂製の接着剤は、エポキシ系またはフェノール系の樹脂である、請求項5に記載の電氣的導通構造。

【請求項7】 上記接続対象物は、強誘電体メモリチップを含む半導体チップである、請求項1ないし6のいずれかに記載の電氣的導通構造。

【請求項8】 上記接続対象物は、樹脂製、金属製、あるいはセラミック製の基板である、請求項1ないし7のいずれかに記載の電氣的導通構造。

【請求項9】 上記接続対象物の端子は、金製のバンパを有している、請求項1ないし8のいずれかに記載の半導体装置。

【請求項10】 請求項1ないし9のいずれかに記載された強誘電体メモリチップの電氣的導通構造を有することを特徴とする、半導体装置。

【請求項11】 強誘電体メモリチップと所望の接続対象物との間の電氣的導通が図られた半導体装置の製造方法であって、

上記強誘電体メモリチップの所定部位に金製バンパを形成する工程と、

上記強誘電体メモリチップの金製バンパまたは上記接続対象物の端子に圧縮変形可能なスタッドバンパを金により突出形成する工程と、

上記金製バンパと上記端子とを対向状とするとともに、上記金製バンパと上記端子との間に上記スタッドバンパを介在させる工程と、

を含むことをことを特徴とする、半導体装置の製造方法。

【請求項12】 上記金製バンパと上記端子との間に上

記スタッドバンパを介在させる工程は、上記強誘電体メモリチップの金製バンパ形成面または上記接続対象物の端子形成面のいずれかに樹脂製の接着剤が塗布または貼着された状態で行われる、請求項11に記載の半導体装置の製造方法。

【請求項13】 上記樹脂製の接着剤としては、エポキシ系の樹脂接着剤またはフェノール系の樹脂接着剤が使用される、請求項12に記載の半導体装置の製造方法。

【請求項14】 強誘電体メモリチップと所望の接続対象物との間の電氣的導通が図られた半導体装置の製造方法であって、

上記強誘電体メモリチップの所定部位に金製バンパを形成する工程と、

上記金製バンパに金線ワイヤの一端部を接続する工程と、

上記接続対象物の端子に金線ワイヤの他端部を接続する工程と、

を含むことをことを特徴とする、半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本願発明は、強誘電体メモリチップと所望の接続対象物との電氣的導通構造、およびこの接続構造を有する半導体装置、ならびにこの半導体装置の製造方法に関する。

【0002】

【従来の技術】近年においては、誘電率の高い強誘電体の自発分極を利用した不揮発性メモリ、すなわち強誘電体メモリ（フェロエレクトリック・ランダム・アクセス・メモリ、以下「FRAM」という）の開発が盛んに行われている。このFRAMは、通常のCMOSトランジスタ層の上部にプレーナ型強誘電体キャパシタが形成された構造となっており、分極方向を反転させることによって極めて高速かつ低電圧で情報の書き換えが可能なメモリである。

【0003】ところが、FRAMに使用されている強誘電体は、温度を高くすると、ある温度（キュリー温度）以上で強誘電性を失って常誘電性への転移が起こり、自発分極しなくなってしまう。一般的に、FRAMに使用されている強誘電体のキュリー温度は、170～180℃であり、これを有するFRAMが強誘電体のキュリー温度以上に加熱されれば、動作が不安定となり、場合によっては動作しなくなってしまう。すなわち、FRAMは、熱に弱いといった欠点を有する。

【0004】ところで周知のように、FRAMに限らず、半導体チップは、外部との電氣的導通を図るべくリードフレームの内部リード、あるいは基板上の回路パターンなどとの間が、たとえば金属ワイヤを用いて電氣的な接続が図られている。このような金属ワイヤを用いた電氣的な接続は、熱圧着ボンディングあるいは超音波ボ

ンディングなどの方法によって行われている。

【0005】熱圧着ボンディングは、ヒータなどによって比較的高温(400℃程度)にボンディング対象物を予め加熱しておき、金属ワイヤをボンディング対象部位に強く押し付けることにより行われるが、ボンディング対象物を400℃程度に加熱しなければならないため、熱に弱い半導体チップをボンディング対象物とする場合には不向きである。一方、超音波ボンディングは、ボンディング対象物を加熱せずに、金属ワイヤをボンディング対象部位に押し付けた状態で超音波を付与することにより行われるが、あまり大きな超音波を付与すると金属ワイヤが切断されてしまうといった欠点を有する。

【0006】このため、熱圧着ボンディングおよび超音波ボンディングのそれぞれ欠点を補うべく、比較的低温(200℃程度)にボンディング対象物を加熱しておき、金属ワイヤをボンディング対象部位に押し付けた状態であまり大きくない超音波を付与する方法、すなわちサーモソニックボンディング(熱超音波ボンディング)が良く採用されている。

【0007】

【発明が解決しようとする課題】しかしながら、熱超音波ボンディングは、半導体チップの加熱温度が200℃程度であるため、一般的な半導体チップのワイヤボンディングには好適に採用しうるが、上述したFRAMのように、170～180℃で動作が不安定になる極めて熱に弱い半導体チップのワイヤボンディングには不向きである。

【0008】また、通常、半導体チップの表面には、ワイヤボンディング用のボンディングパッドがアルミニウムなどによって形成されているが、アルミニウムが酸化して酸化膜を形成し易いすいたため、形成された酸化膜によってボンディングパッドとボンディングワイヤとの間の接合性が悪いといった不具合が生じていた。この不具合は、ワイヤボンディング時の温度が高くなればなるほど顕著に現れる。このような不具合を解消するためには、形成された酸化膜を除去するために、ボンディング部位に付与する超音波振動を大きくしなければならず、この場合には、上述したように金属ワイヤが切断されてしまうといった事態が生じかねない。

【0009】本願発明は、上記した事情のもとで考え出されたものであって、強誘電体メモリチップの特性を損なうことなく、この強誘電体メモリチップと所望の接続対象物との電氣的導通を図れるようにすることをその課題としている。

【0010】

【発明の開示】上記の課題を解決するため、本願発明では、次の技術的手段を講じている。

【0011】すなわち、本願発明の第1の側面によれば、強誘電体メモリチップと所望の接続対象物との電氣的導通構造であって、上記強誘電体メモリチップの電極

パッドに金製バンパが形成されているとともに、この金製バンパが上記接続対象物の端子と金製部材を介して接続されていることを特徴とする、強誘電体メモリチップの電氣的導通構造が提供される。

【0012】上記構成の強誘電体メモリチップの電氣的導通構造では、上記電極パッド上に金製バンパが形成されているため、上記金製バンパによって電極パッドが覆われて保護された恰好とされ、上記電極パッドが酸化されてしまうことが回避されている。また、上記金製バンパは、金によって形成されているため、従来のアルミニウムの電極パッドなどと比較すれば、その表面に酸化膜が形成されるようなことは起こりにくいといった利点を有する。そして、本願発明では、上記強誘電体メモリチップの金製バンパと上記接続対象物の端子との電氣的導通を図るための部材が金製であるため、上記金製部材の表面も酸化されにくいのはいうまでもない。このため、上記金製バンパと上記金製部材との間は、酸化膜が形成されにくいもののどうしの接続であるため、これらの接続に際して酸化膜を除去するために接続すべき部位に大きなエネルギーを付与する必要はない。

【0013】上記金製部材として金線ワイヤを採用することができるが、この場合には、上記強誘電体メモリチップと上記接続対象物との間の接続は、いわゆる熱超音波ボンディングなどによって行われる。上述したように、熱超音波ボンディングは、ヒータなどによって所定の温度にボンディング対象物を予め加熱しておき、金線ワイヤをボンディング対象部位に強く押し付ける同時に、超音波を付与することにより行われる。従来では、接続対象物を、たとえば200℃程度まで加熱する必要があり、これによりアルミニウムなどの電極パッドの酸化が一段と進行してしまっていたために、金線ワイヤと電極パッドとの間の接続性を高めるべくアルミニウム酸化膜を除去する必要があった。このため、金線ワイヤと電極パッドとの間の接続部位に、酸化膜を除去してクリア面を露出させた状態で接続するために比較的大きな超音波を付与しなければならず金線ワイヤが切断されてしまうおそれがあった。

【0014】本願発明では、上述したように、上記電極パッドの表面を保護するようにして金製バンパが形成されているので、ボンディング時に上記強誘電体メモリチップを加熱した場合であっても上記電極パッドが酸化されるような事態は起こりにくい。しかも、上記強誘電体メモリチップにおける上記金線ワイヤがボンディングされる部位は、酸化されにくい金製バンパであり、上記金線ワイヤも酸化されにくいものであるため、ボンディングに際して酸化膜を除去するといったことをあまり考慮する必要はないため、上記金製バンパと上記金線ワイヤと接続に際して付与するエネルギーを低減させることができる。さらに、接続される部位がそれぞれ同種の金属(金と金)であるため、従来の異種金属の接続(たとえ

ば金とアルミニウム)に比べて小さなエネルギー付与によって上記金製パンプと上記金線ワイヤと接続することができる一方、接続部が金-金接続であるため良好な接続状態を維持することができる。

【0015】このように、本願発明では、小さなエネルギーの付与によって上記金製パンプと上記金線ワイヤとを接続することができるため、上記強誘電体メモリチップと外部との電気的導通を図るべく行われる金線ワイヤを用いた熱超音波ボンディングが、上記強誘電体メモリチップを加熱する温度を、たとえば100℃程度とし、しかも従来よりも小さな熱超音波の付与によって遂行することができるようになる。したがって、本願発明では、たとえ170～180℃程度で動作が不安定になる熱に弱い強誘電体メモリチップであっても、その特性を損なうことなく、しかもボンディングワイヤが切断される懸念もなく金線を用いたワイヤボンディングによって上記強誘電体メモリチップと外部との電気的導通を図ることができる。

【0016】好ましい実施の形態においてはまた、対向状とされた上記強誘電体メモリチップの金製パンプと上記接続対象物の端子との間に、上記金製部材が介在させられている。

【0017】上記構成の強誘電体メモリチップの電気的導通構造においても、上記金製部材と上記強誘電体メモリチップの金製パンプとの間の接続に関しては、上述した効果を楽しむことができる。すなわち、互いの接続部位が金であるため、それぞれが酸化膜が形成されにくい上に、同種の金属どうしの接続であるため、接続に際して必要とされるエネルギーが小さくてよいといった利点を有する。

【0018】このような強誘電体メモリチップの電気的導通構造においては、たとえば上記金製部材として、上記強誘電体メモリチップの金製パンプまたは上記接続対象物の端子から突出形成された圧縮変形可能なスタッドパンプを採用することができる。

【0019】上記スタッドパンプを介して上記金属パンプと上記接続対象物の端子とを接続する場合には、たとえば上記接続対象物の端子を上記金製パンプ上に形成されたスタッドパンプに押し付けることにより行われる。このとき、上記スタッドパンプが圧縮変形可能とされているために、上記スタッドパンプが圧縮変形することにより、上記強誘電体メモリチップやこれの接続対象物に必要以上に荷重が加えられてしまうことが回避されている。すなわち、上記金製パンプと上記接続対象物の端子との間に介在するスタッドパンプによって外的に加えられた荷重が吸収されることによって上記強誘電体メモリチップやこれの接続対象物が損傷してしまうことが回避されている。もちろん、上記スタッドパンプは、上記強誘電体メモリチップと上記接続対象物とを接続する場合だけではなく、これらが接続された状態においても外的

に加えられた荷重を吸収して上記強誘電体メモリチップやこれの接続対象物が損傷してしまうことを回避することができる。

【0020】なお、上記スタッドパンプとしては、先端部が尖った形状とされて、特に先端部が圧縮変形可能とされたもの、あるいは所定の部位が脆弱状とされて圧縮変形可能とされたものなどが採用される。たとえば、上記スタッドパンプの先端部が尖った形状のスタッドパンプは、ワイヤボンディング工程のファーストボンディングと略同様な操作などによって形成することもできる(この点についての詳細は後述する)。このため、半導体装置の製造工程においてワイヤボンディング工程を必要とする場合には、同じ工程において上記スタッドパンプを形成することができ、製造工程を簡略化することができる。また、本願発明に係る強誘電体メモリチップの電気的導通構造におけるワイヤボンディング工程は、100℃程度の加熱によって行えるのも上述の通りであり、上記スタッドパンプも100℃程度の加熱によって形成することができるため、上記スタッドパンプを形成する工程において上記強誘電体メモリチップが熱によってその特性が劣化してしまうこともない。

【0021】好ましい実施の形態においてはさらに、上記強誘電体メモリチップの金製パンプ形成面と、上記対象物の端子形成面とは、樹脂製の接着剤によって接合されている。

【0022】ところで、上記強誘電体メモリチップに限らず、半導体チップにおいては、端子形成面と回路素子が形成された面が一致している場合が多い。このような場合には、上記強誘電体メモリチップの金製パンプ形成面と上記対象物の端子形成面とを樹脂製の接着剤によって機械的に接合すれば、これらが接合された状態においては、上記樹脂製接着剤によって回路素子が保護されることとなる。たとえば、上記接続対象物が半導体チップである、いわゆるチップ・オン・チップ方式の接合の場合に、双方の半導体チップの端子形成面(金製パンプ形成面)に回路素子が形成されているようなときには、これらの半導体チップのそれぞれの回路素子が上記樹脂製接着剤によって保護されていることになる。

【0023】上述したように、上記スタッドパンプは、たとえばワイヤボンディング工程のファーストボンディングと略同様な操作によって形成することができ、また、本願発明に係る強誘電体メモリチップの電気的導通構造におけるワイヤボンディング工程は、100℃程度において行えるのも上述の通りである。すなわち、ワイヤボンディング工程に引き続いて行われる上記強誘電体メモリチップと上記接続対象物との間の電気的接続および機械的接合を、上記強誘電体メモリチップをワイヤボンディング工程と同様に100℃程度に加熱して行わずれば、機械的接合を図るために使用される上記樹脂製接着剤としては、100℃程度で硬化する接着剤、たと

例えばエポキシ系またはフェノール系の樹脂を用いるのが好ましい。すなわち、ワイヤボンディング工程が行われる温度で硬化する樹脂製接着剤を使用すれば、接着剤を用いた上記強誘電体メモリチップと上記接続対象との間の機械的な接合を図るために、さらにワイヤボンディング工程が行われる温度以上に加熱するなどする必要がなく、また、加熱炉に搬入して加熱せずともワイヤボンディング工程時の熱を利用して機械的な接合を図れるといった利点が得られる。

【0024】もちろん、本願発明の強誘電体メモリチップの電気的導通構造は、いわゆるチップ・オン・チップ方式の電気的接続、あるいは上記強誘電体メモリチップと上記基板との間の電気的な接続のいずれの場合であっても好適に採用することができる。すなわち、上記接続対象物としては、強誘電体メモリチップを含む半導体チップであってもよいし、樹脂製、金属製、あるいはセラミック製などの基板であってもよい。

【0025】なお、上記接続対象物の端子を金製のバンブとして形成してもよいのはいうまでもない。たとえば、上記強誘電体メモリチップと上記接続対象物とをワイヤボンディングによって接続する場合には、ファーストボンディング部位およびセカンドボンディング部位のいずれもその表面が金とされていることとなり、その表面が酸化されにくい上に、ボンディング部位と金線ワイヤとの接続が同種の金属どうしの接続であるため、上述したように、上記強誘電体メモリチップおよび上記接続対象物を100℃程度に加熱した状態で超音波を付与することにより、熱に弱い上記強誘電体メモリチップの特性を損なうことなく良好な接続状態を得ることができる。

【0026】本願発明の第2の側面によれば、上述した第1の側面に記載されたいずれかの強誘電体メモリチップの電気的導通構造を有することを特徴とする、半導体装置が提供される。

【0027】上記半導体装置は、上述した第1の側面に記載されたいずれかの強誘電体メモリチップの電気的導通構造を有するので、上述した第1の側面に記載されたいずれかの効果を享受できるのはいうまでもない。すなわち、ワイヤボンディング時などの加熱によって上記強誘電体メモリチップの特性が損なわれることなく、その特性が良好に維持されているのはいうまでもない。

【0028】本願発明の第3の側面によれば、強誘電体メモリチップと所望の接続対象物との間の電気的導通が図られた半導体装置の製造方法であって、上記強誘電体メモリチップの所定部位に金製バンブを形成する工程と、上記強誘電体メモリチップの金製バンブまたは上記接続対象物の端子に圧縮変形可能なスタッドバンブを金により突出形成する工程と、上記金製バンブと上記端子とを対向状とするとともに、上記金製バンブと上記金製端子との間に上記スタッドバンブを介在させる工程と、

を含むことを特徴とする、半導体装置の製造方法が提供される。

【0029】上記金製バンブを形成する工程は、たとえば電気メッキなどの手段を施すことによって上記電極パッド上に金メッキ層を形成することにより行われる。具体的には、たとえばシリコン基板などに所望の回路素子が一体的に造り込まれたウエハの表面に、上記電極パッドが臨むような状態でフォトリソスト層を形成し、このウエハを電解液に漬け込んでウエハを陰極として通電して上記電極パッド上に金メッキ層を形成することにより行われる。もちろん、上記電極パッド上に金メッキが形成された後には、フォトリソスト層が剥離処理などされて金メッキされた部位が金製バンブとされ、上記ウエハが分画されて金製バンブが形成された強誘電体メモリチップが得られる。

【0030】このような電気メッキ工程は、各電極間に通電されて電解液の温度が上昇したとしても、たいていの場合は電解液温度が100℃以下であり、また、上記ウエハが電解液に漬け込まれて大気に触れない状態で行われるので、たとえば上記電極パッドが酸化されやすいアルミニウムで形成されている場合であっても、さほど上記電極パッドに酸化膜が形成されることを懸念する必要はない。このようにして形成された金製バンブは、上記電極パッドの表面に酸化膜があまり形成されていない状態で形成されているために上記電極パッドと良好に接続された状態とされている。

【0031】上記スタッドバンブを上記電極パッド上に突出形成する工程は、たとえば金線を用いたワイヤボンディング工程の、いわゆるファーストボンディングと略同様な操作によって行うことができる。具体的には、たとえば以下のようにして行われる。まず、キャピラリと呼ばれる治具内に挿通された金線ワイヤの先端部を、上記キャピラリの先端部から突出させておき、金線ワイヤの先端部を水素炎などによって加熱溶融させて溶融状態の金ボールを形成する。ついで、上記キャピラリを移動させて上記電極パッドに上記金ボールを押し付けて固着する。このとき、上記金線ワイヤが完全に固化していない状態、あるいは固化した状態で、上記キャピラリを上動させることによって金線ワイヤを引きちぎることにより上記スタッドバンブが上記電極パッド上に形成される。

【0032】このように、上記スタッドバンブは、ワイヤボンディング工程のファーストボンディングと略同様な操作によって形成することができるため、半導体装置を製造する際にワイヤボンディング工程が必要な場合には、上記スタッドバンブを形成する工程を別途設けるまでもなく、ワイヤボンディング工程と同じ工程において上記スタッドバンブを形成することができる。なお、上記金線ワイヤは、上記キャピラリの上動によらず、外力によって切断してもよいのはいうまでもなく、また、上

記金ボールを押し付ける際に上記キャピラリを介して超音波振動を付与してもよい。もちろん、上記スタッドバンプの形成方法は、上記した方法には限定されず、その他の方法であってもよい。

【0033】好ましい実施の形態においては、上記金製バンプと上記端子との間に上記スタッドバンプを介在させる工程は、上記強誘電体メモリチップの金製バンプ形成面または上記接続対象物の端子形成面のいずれかに樹脂製の接着剤が塗布または貼着された状態で行われ、また、上記樹脂製の接着剤としては、エポキシ系の樹脂接着剤またはフェノール系の樹脂接着剤を使用するのが好ましい。

【0034】すなわち、上記強誘電体メモリチップの金製バンプ形成面、あるいは上記対象物の端子形成面に、液状樹脂または固体シート状樹脂を塗布または貼着した状態で、上記強誘電体メモリチップの金製バンプと上記接続対象物の端子との間に上記スタッドバンプを介在させれば、上記樹脂接着剤も上記金製バンプ形成面と上記端子形成面との間に介在させられることとなる。

【0035】上述したように、半導体装置の製造工程においてワイヤボンディング工程が必要とされる場合には、このワイヤボンディング工程は上記強誘電体メモリチップや接続対象物を100℃程度に加熱すれば行うことができ、上記スタッドバンプも100℃程度の加熱によって行うことができる。このため、100℃程度の熱によって硬化するエポキシ系の樹脂接着剤またはフェノール系の樹脂製接着剤などを使用すれば、上記強誘電体メモリチップと上記対象物と機械的接合が上記ワイヤボンディング工程や上記スタッドバンプ形成工程と同じ工程および同じ加熱状態によって行うことができる。すなわち、上記強誘電体メモリチップと上記対象物と機械的接合を図るために、加熱炉に搬入するといった操作を不要とし、また、ワイヤボンディング工程時の加熱を利用して上記強誘電体メモリチップと上記対象物と機械的接合を図ることができる。もちろん、上記強誘電体メモリチップと上記対象物と機械的接合を100℃程度で行うことができるため、この接合工程において熱に弱い上記強誘電体メモリチップの特性が劣化してしまうこともない。

【0036】本願発明の第4の側面によれば、強誘電体メモリチップと所望の接続対象物との間の電気的導通を図られた半導体装置の製造方法であって、上記強誘電体メモリチップの所定位置に金製バンプを形成する工程と、上記金製バンプに金線ワイヤの一端部を接続する工程と、上記金製端子に金線ワイヤの他端部を接続する工程と、を含むことを特徴とする、半導体装置の製造方法が提供される。

【0037】上記製造方法においても、金製バンプを形成する工程は、上述した第3の側面に記載された方法と同様な方法によって行うことができる。また、上記金製

バンプに金線ワイヤの一端部を接続する工程および上記金製端子に金線ワイヤの他端部を接続する工程は、周知のワイヤボンディングの手法によって行うことができる。

【0038】特に、本願発明では、金製バンプに金線ワイヤをボンディングするようになされているので、上述したように、超音波を付与することを条件に100℃程度の加熱によって行うことができる。このため、上記製造方法においても上記強誘電体メモリチップがその特性が劣化してしまうことなく半導体装置を製造することができる。

【0039】本願発明のその他の特徴および利点は、添付図面を参照して以下に行う詳細な説明によって、より明らかとなる。

【0040】

【発明の実施の形態】以下、本願発明の好ましい実施の形態を、図面を参照して具体的に説明する。

【0041】図1は、本願発明に係る半導体装置の一例を表す透視斜視図であり、図2は、図1のII-II線に沿う断面図である。

【0042】図1および図2に示すように、上記半導体装置1は、ポリイミド樹脂製などのフィルム基板2と、このフィルム基板2上に実装される強誘電体メモリチップ（フェロエレクトリック・ランダム・アクセス・メモリ・チップ、以下「FRAMチップ」という）3と、このFRAMチップ3と電気的な導通が図られた半導体チップ4とを備えて大略構成されている。

【0043】図1および図2に良く表れているように、上記フィルム基板2の両端部には、それぞれ4つの貫通孔20aが形成されており、これらの貫通孔20aの形成部位に対応して端子20が計8個形成されている。これらの各端子20は、上記フィルム基板2の上面に形成された薄状端子部22と上記フィルム基板2の下面に形成されたボール状端子部21とを有しており、もちろん上記薄状端子部22と上記ボール状端子部21とは上記貫通孔20aを介して電気的に導通している。なお、上記薄状端子部22は、たとえば銅などによって形成されており、上記ボール状端子部21は、たとえばハンダなどによって形成されている。

【0044】上記FRAMチップ3は、誘電率の高い強誘電体の自発分極を利用した不揮発性メモリチップであり、図2に良く表れているように、その主面3aの両側部には、それぞれ第1電極パッド30および第2電極パッド31が、たとえばアルミニウムなどによって形成されている。もちろん、これらの各電極パッド30、31は、上記FRAMチップ3に一体的に形成された図示しない回路素子と電気的に導通している。上記第1および第2電極パッド30、31上には、金メッキを施すなどして第1金製バンプ30aおよび第2金製バンプ31aが上記主面3aから突出してそれぞれ形成されている。

上記第2金製バンブ31a上には、圧縮変形可能なスタッドバンブ7が金により形成されている。このスタッドバンブとしては、少なくとも所定の部位が脆弱状とされて圧縮変形可能とされたものが採用される。なお、上記FRAMチップ3は、たとえば樹脂製の接着剤60によって上記フィルム基板2と接合されている。

【0045】図1および図2に良く表れているように、上記フィルム基板2の端子20と上記FRAMチップ3の第1金製バンブ30aとは、金製部材としての金線ワイヤ50を介して接続されて電気的な導通が図られている。上記端子20と上記第1金製バンブ30aとの金線ワイヤ5による接続は、たとえば周知の熱超音波ワイヤボンディングによって行われる。この熱超音波ボンディングは、ヒータなどによって所定の温度に上記FRAMチップ3およびフィルム基板2を予め加熱しておき、金線ワイヤ5を上記FRAMチップ3の第1金製バンブ30aあるいは上記フィルム基板2の薄状端子部22に強く押し付ける同時に、超音波を付与することにより行われる。

【0046】上述したように、従来では、ワイヤボンディング対象物を、たとえば200℃程度まで加熱する必要があり、これによりアルミニウムなどによって形成された第1電極パッド30の酸化が一段と進行してしまっていたために、金線ワイヤ5と第1電極パッド30との間の接続性を高めるべくアルミニウム酸化膜を除去する必要があった。このため、金線ワイヤ5と第1電極パッド30との間の接続部位に、酸化膜を除去してクリア面を露出させた状態で接続するために比較的大きな超音波を付与しなければならず金線ワイヤ5が切断されてしまうおそれがあった。

【0047】本実施形態の上記FRAMチップ3と上記フィルム基板2との電気的接続構造では、上記第1電極パッド30の表面に保護するようにして第1金製バンブ30aが形成されているので、ボンディング時に上記FRAMチップ3を加熱した場合であっても上記第1電極パッド30が酸化されるような事態は起こりにくい。しかも、上記第1金製バンブ30aは、酸化されにくい金製であり、上記金線ワイヤ5も酸化されにくいものであるため、ボンディングに際して酸化膜を除去するといったことをあまり考慮する必要はないため、上記第1金製バンブ30aと上記金線ワイヤ5との接続に際して付与すべきエネルギーを低減させることができる。さらに、接続される部位がそれぞれ同種の金属（金と金）であるため、従来の異種金属の接続（たとえば金とアルミニウム）に比べて小さなエネルギー付与によって上記第1金製バンブ30aと上記金線ワイヤ5と接続することができる一方、接続部が金-金接続であるため良好な接続状態と維持することができるといった利点を有する。

【0048】図2に良く表れているように、上記半導体チップ4は、その主面4aの両端部の上記FRAMチッ

プ3の第2金製バンブ31aに対応した部位にそれぞれ電極パッド40が形成されており、これらの各電極パッド40上には、上記主面4aから突出して金製のバンブ端子40aが形成されている。対向状とされた上記FRAMチップ3の第2金製バンブ31aと上記半導体チップ4の金製のバンブ端子40aとの間には、上記スタッドバンブ7が介在させられており、上記第2金製バンブ31aと上記金製のバンブ端子40aとが上記スタッドバンブ7を介して電気的に導通されている。もちろん、上記各電極パッド40は、上記半導体チップ4に一体的に形成された図示しない回路素子と電気的に導通している。なお、上記半導体チップ4としては、たとえば上記したFRAMチップ3を採用することができ、また、その他の半導体チップであってもよく、適宜選択すればよい。

【0049】上記FRAMチップ3と上記半導体チップ4との電気的導通構造では、上記第2電極パッド31上に第2金製バンブ31aが形成されているため、この第2金製バンブ31aによって第2電極パッド31が覆われて保護された恰好とされ、上記第1電極パッド30と同様に、上記第2電極パッド31が酸化されてしまうことが回避されている。また、上記第2金製バンブ31aも上記第1金製バンブ30aと同様に金によって形成されているため、従来のアルミニウムの電極パッドなどと比較すれば、その表面に酸化膜が形成されるようなことは起こりにくいといった利点を有する。そして、上記スタッドバンブ7も金製であるため、このスタッドバンブ7の表面も酸化されにくいのはいうまでもない。このため、上記第2金製バンブ31aとスタッドバンブ7との間は、酸化膜が形成されにくいものどうしの接続であるため、これらの接続に際して酸化膜を除去するために接続すべき部位に大きなエネルギーを付与する必要はない。

【0050】このように、本実施形態では、小さなエネルギーの付与によって上記第1金製バンブ30aと上記金線ワイヤ5とを、上記第2金製バンブ31aと上記スタッドバンブ7とを接続することができるため、上記FRAMチップ3と上記フィルム基板2、あるいは上記半導体チップ4との電気的導通を図る際に上記FRAMチップ3やフィルム基板2を加熱するとしても、その温度を、たとえば100℃程度とし、しかも従来よりも小さな熱超音波の付与によって遂行することが可能となる。したがって、本実施形態では、たとえ170～180℃程度で動作が不安定になる熱に弱いFRAMチップ3であっても、その特性を損なうことなく、しかも金線ワイヤ5が切断される懸念もなく上記強誘電体メモリチップと上記フィルム基板2、あるいは上記半導体チップ4との電気的導通を図ることができる。

【0051】上記FRAMチップ3と上記半導体チップ4との間の電気的な接続は、スタッドバンブ7を介して行われているのは上述の通りであるが、図2に良く表れ

ているように、上記FRAMチップ3と上記半導体チップ4との機械的な接合は、たとえば樹脂製などの接着剤6を用いて行われる。この接着剤6としては、たとえばエポキシ樹脂やフェノール樹脂などを採用することができる。

【0052】ところで、上記FRAMチップ3に限らず、半導体チップにおいては、端子形成面3a、4aと回路素子が形成された面が一致している場合が多い。このような場合には、上記FRAMチップ3の第2金製バンプ形成面(主面)3aと上記半導体チップ4の端子形成面(主面)4aとを樹脂製の接着剤6によって接合すれば、これらが接合された状態においては、上記樹脂製接着剤6によって回路素子が保護されることとなる。

【0053】図1および図2に良く表れている、FRAMチップ3、半導体チップ4、フィルム基板、および金線ワイヤ5は、エポキシなどの樹脂によってパッケージングされている。すなわち、これらの部材は、たとえば金型成形などによって形成された樹脂パッケージ61によって覆われて保護されているとともに、取り扱い上の便宜が図られている。

【0054】なお、上記半導体チップ4の各電極パッド40上に金製のバンプ端子40aを形成するか否かは選択的事項であり、必ずしも金製のバンプ端子40aを形成する必要はないが、各電極パッド40の酸化防止といった観点から金製のバンプ端子40aを形成することが望ましい。

【0055】次に、図1および図2に示した半導体装置1の製造方法の一例を、図3ないし図8を参照しつつ簡単に説明する。

【0056】上記半導体装置1の製造方法は、上記FRAMチップ3の所定部位に第1および第2金製バンプ30a、31aを形成する工程と、上記フィルム基板2となるべき長尺帯状樹脂フィルム2Aの所定部位に薄状端子部22を形成する工程と、上記FRAMチップ3と上記フィルム2Aの薄状端子部22との間を金線ワイヤ5によって接続する工程と、上記FRAMチップ3の第2金製バンプ31a上に圧縮変形可能なスタッドバンプ7を突出形成する工程と、上記FRAMチップ3の金製バンプ形成面(主面)3aに樹脂製の接着剤6を塗布する工程と、上記FRAMチップ3の第2金製バンプ31aと上記半導体チップ4の金製のバンプ端子40aとを対向状とするとともに、上記第2金製バンプ31aと上記金製のバンプ端子40aとの間に上記スタッドバンプ7を介在させる工程と、上記FRAMチップ3と上記半導体チップ4との間の機械的に接合する工程と、上記樹脂フィルム2Aから半導体装置1を分離する工程と、を含んでいる。

【0057】図示しないが、上記FRAMチップ3の第1および第2電極パッド30、31に第1および第2金製バンプ30a、31aを形成する工程は、たとえば電

気メッキなどの手段によって行われる。具体的には、たとえばシリコン基板などに所望の回路素子が複数個一体的に造り込まれたウエハの表面に、上記各電極パッド30、31が臨むような状態でフォトリソスト層を形成し、このウエハを電解液に漬け込んでウエハを陰極として通電して上記各電極パッド30、31上に金メッキを形成することにより行われる。もちろん、上記電極パッド上に金メッキが形成された後は、フォトリソスト層が剥離処理などされて金メッキされた部位が第1および第2金製バンプ30a、31aとされ、ウエハを分画することによって第1および第2金製バンプ30a、31aが形成されたFRAMチップ3が得られる。なお、上記半導体チップ4に金製のバンプ端子40aを形成する工程も同様にして行われる。

【0058】このような電気メッキ工程は、各電極間が通電されて電解液の温度が上昇したとしても、たいてい場合は電解液温度が100℃以下であり、また、上記ウエハが電解液に漬け込まれて大気に触れない状態で行われるので、たとえ上記各電極パッド30、31が酸化されやすいアルミニウムで形成されている場合であっても、さほど上記各電極パッド30、31に酸化膜が形成されることを懸念する必要はない。このようにして形成された上記各金製バンプ30a、31aは、上記各電極パッド30、31の表面に酸化膜があまり形成されていない状態で形成されているために上記各電極パッド30、31と良好に接続された状態とされている。

【0059】上記長尺帯状樹脂フィルム2Aに薄状端子部22を形成する工程は、上記樹脂フィルム2Aの表面の貫通孔20aに対応した部位に、たとえばスパッタリング、蒸着、あるいはCVDなどの手段によって銅などの被膜を形成した後に、エッチング処理を施すことにより行われる。このようにして上記薄状端子部22が形成された上記フィルム2A上には、上記第1および第2金製バンプ30a、31aが形成された面(主面)3aが上部に臨むようしてしてFRAMチップ3が実装されて図3の状態とされる。具体的には、上記FRAMチップ3の実装は、上記FRAMチップ3の一面、あるいは上記フィルム2Aの一面に、液状またはシート状の樹脂製接着剤60を塗布または貼着した状態で上記FRAMチップ3を上記フィルム2A上に載置することにより行われる。

【0060】このときに使用される樹脂接着剤60としては、たとえばエポキシ樹脂やフェノール樹脂などの熱硬化性樹脂が挙げられるが、後述するように、上記FRAMチップ3と上記半導体チップ4とが樹脂接着剤6を用いて機械的に接合されるため、この工程において使用される樹脂接着剤6と同様のもの、たとえば同じ温度で硬化する樹脂製接着剤60を用いるのが好ましい。この場合には、上記FRAMチップ3を上記フィルム2A上に実装する工程において加熱して樹脂接着剤60を硬化

させるのではなく、上記FRAMチップ3を仮実装した状態で所定の工程を行い、樹脂接着剤6を硬化させることにより行われる上記FRAMチップ3と上記半導体チップ4とを機械的に接合する工程において、この工程に用いられる樹脂接着剤6と同時に硬化させれば製造効率が良くなる。

【0061】上記FRAMチップ3と上記フィルム2Aの端子20との間を金線ワイヤ5によって接続する工程は、たとえば100℃程度に加熱された支持台9上に上記フィルム2Aを載置した状態で行われるが、この工程は、図4に示すファーストボンディングと、図5に示すセカンドボンディングとからなる。もちろん、このとき上記FRAMチップ3および上記フィルム2Aも加熱されて100℃程度の温度に達する。図4に良く表れているように、上記ファーストボンディングは、以下のよう
10 にして行われる。すなわち、キャピラリ8と呼ばれる治具内に挿通された金線ワイヤ50の先端部を、上記キャピラリ8の先端部80から突出させておき、金線ワイヤ50の先端部を水素炎などによって加熱溶融させて溶融状態の金ボール50aを形成し、上記キャピラリ8を移動させて上記第1金製パンブ30aに上記金ボール50aを押し付けて固着することにより行われる。もちろん、上記金ボール50aを押し付ける際に、固着すべき部位に超音波振動を供給してもよい。図5に良く表れているように、上記ファーストボンディングに引き続いて行われる上記セカンドボンディングは、上記金線ワイヤ50を引き出しつつ上記フィルム2Aの薄状端子部22の位置まで移動させ、上記キャピラリ8の先端部によって上記薄状端子部22の上面に金線ワイヤ50を押し付けながら超音波振動を供給することにより行われる。
20 上記金線ワイヤ50が圧着された場合には、上記キャピラリ8をスライド移動させて上記金線ワイヤ50を押し切って、ワイヤボンディング工程が終了する。

【0062】図6に示すように、上記スタッドパンブ7を上記第2金製パンブ31a上に突出形成する工程は、たとえば上述した金線ワイヤ50を用いたワイヤボンディング工程のファーストボンディングと略同様な操作によって行うことができる。すなわち、上記フィルム2Aを載置した状態で、キャピラリ8の先端部80から突出した金線ワイヤ50の先端部を加熱溶融させて形成された溶融状態の金ボール50aを、上記第2金製パンブ31a上に押し付け、上記金ボール50aが完全に固化していない状態、あるいは固化した状態で、上記キャピラリ8を上動させることによって金線ワイヤ50を引きちぎることにより行われる。このようにして形成されたスタッドパンブ7は、先端部が尖った形状とされて先端部が圧縮変形可能とされている。

【0063】このように、上記スタッドパンブ7は、ワイヤボンディング工程のファーストボンディングと略同様な操作によって形成することができるため、半導体装

置1を製造する際に、上述のようにワイヤボンディング工程が必要な場合には、上記スタッドパンブ7を形成する工程を別途設けるまでもなく、ワイヤボンディング工程を同じ工程において上記スタッドパンブ7を形成することができる。なお、上記金線ワイヤ50は、上記キャピラリ8の上動によらず、外力によって切断してもよいのはいうまでもなく、また、上記金ボール50aを押し付ける際に上記キャピラリ8を介して超音波振動を付与してもよい。もちろん、上記スタッドパンブ7の形成方法は、上記した方法には限定されず、その他の方法であってもよい。

【0064】図7に示すように、上記FRAMチップ3の金製パンブ形成面（主面）3aに樹脂製の接着剤6を塗布する工程は、引き続いて支持台9に載置され、上記FRAMチップ3などが加熱された状態で行われる。この工程において使用される上記樹脂接着剤6としては、たとえば100℃で硬化するエポキシ樹脂やフェノール樹脂などが好適である。上記樹脂接着剤6は、たとえば液状とされて上記第1および第2金製パンブ30a、31aを覆うようにして上記FRAMチップ3の金製パンブ形成面（主面）3aに塗布される。もちろん、固体シート状とされた樹脂接着剤6を用いてこの工程を行ってもよいのはいうまでもない。

【0065】図8に示すように、上記FRAMチップ3の第2金製パンブ31aと上記半導体チップ4の金製のパンブ端子40aとを対向状とするとともに、上記第2金製パンブ31aと上記金製のパンブ端子40aとの間に上記スタッドパンブ7を介在させる工程も、支持台9に載置された状態で行われる。この工程は、上記半導体チップ4を上記FRAMチップ3に押し付けることにより行われるが、このとき、上記半導体チップ4は上記スタッドパンブ7によって上記FRAMチップ3上に仮支持されるとともに、上記第2金製パンブ31aと上記金製のパンブ端子40aとの間の電気な導通が図られる。

【0066】上記スタッドパンブ7は圧縮変形可能とされているので、上記半導体チップ4を上記FRAMチップ3に押し付けた場合には、上記スタッドパンブ7が圧縮変形することにより、上記強FRAMチップ3および上記半導体チップ4に必要以上に荷重が加えられてしまうことが回避されている。すなわち、上記第2金製パンブ31aと上記半導体チップ4の金製のパンブ端子40aとの間に介在するスタッドパンブ7によって外的荷重が吸収され、上記FRAMチップ3や半導体チップ4が損傷してしまうことが回避されている。また、上記FRAMチップ3の金製パンブ形成面（主面）3aには液状あるいは固体シート状とされた樹脂接着剤6が塗布または貼着されているので、上記半導体チップ4が上記FRAMチップ3上に仮支持された状態では、上記FRAMチップ3と上記半導体チップ4との間に樹脂接着剤6が介在させられている。

【0067】図示しないが、上記FRAMチップ3と上記半導体チップ4との間の機械的に接合する工程は、上記FRAMチップ3と上記半導体チップ4との間に介在させられた上記樹脂接着剤6を硬化させることにより行われる。この工程も、上記支持台9上に載置された状態で行われるので、上記支持台9から加えられる熱によって上記樹脂接着剤6を硬化させることができる。すなわち、この工程は、上記樹脂接着剤6を硬化させるために、加熱炉などに搬入して加熱する必要がないので、このことにより製造工程を簡略化することができる。

【0068】続いて、たとえばエポキシ樹脂などを用いたトランスファ成形などによって上記FRAMチップ3、半導体チップ4、および金線ワイヤ5を覆うようにして樹脂パッケージ61を形成した後に、上記フィルム2Aの裏面に、上記貫通孔20aを介して上記薄状端子部22と導通するハンダ端子部21を形成し、上記樹脂フィルム2Aから半導体装置1を分離することにより、図1および図2に示すような半導体装置1を得ることができる。

【0069】このように、上記した半導体装置1の製造方法は、上記樹脂フィルム2Aへの上記FRAMチップ3の載置、上記樹脂フィルム2Aと上記FRAMチップ3とのワイヤボンディング、上記FRAMチップ3と上記半導体装置1との電気的接続および機械的接合は、上記支持台9に載置され、しかも100℃程度に加熱された状態で行われるので、熱に弱い上記FRAMチップ3を使用する場合であっても、その特性を損なうことなく半導体装置1を製造することができる。

【図面の簡単な説明】

【図1】本願発明に係る半導体装置の一例を表す透視斜視図である。

*【図2】図1のII-II線に沿う断面図である。

【図3】長尺帯状のフィルムにFRAMチップが実装された状態を表す斜視図である。

【図4】ワイヤボンディング工程のファーストボンディングを表す図である。

【図5】ワイヤボンディング工程のセカンドボンディングを表す図である。

【図6】上記FRAMチップの電極パッド上にスタッドバンプを形成している状態の図である。

10 【図7】上記FRAMチップの電極パッド形成面に液状樹脂接着剤を塗布した状態を表す図である。

【図8】上記FRAMチップ上に半導体チップを接合している状態の図である。

【符号の説明】

1 半導体装置

2 フィルム基板（接続対象物としての）

3 FRAMチップ（強誘電体メモリチップ）

3a 金製バンプ形成面（FRAMチップの）

4 半導体チップ（接続対象物としての）

20 4a

5 金線ワイヤ（金製部材としての）

6 液状樹脂接着剤

7 スタッドバンプ（金製部材としての）

20 端子（基板の）

30 第1電極パッド（第1金製バンプが形成される）

30a 第1金製バンプ

31 第2電極パッド（第2金製バンプが形成される）

31a 第2金製バンプ

40 電極パッド（半導体チップの）

30 40a 金製のバンプ端子（半導体チップの）

【図2】

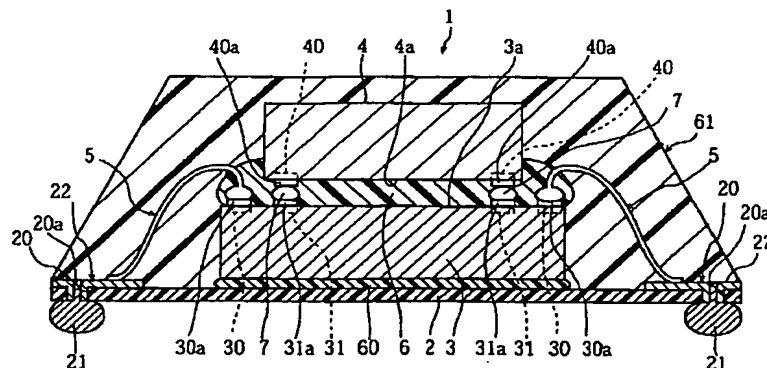


FIG. 1 is a perspective view of a printed circuit board 20. The board features a grid of pads 22. A central component 30 is mounted on the board, with pins 31 and 31' connecting to pads 22. A label 2A points to a specific pad.

A detailed cross-sectional diagram of a semiconductor device. At the base is a substrate with a dashed zigzag pattern. Above it is a thin layer 20a, followed by another thin layer 22. The main body of the device is a rectangular block 30, which has diagonal hatching. On top of block 30 are several components: two large circular pads 30a at the ends, smaller square pads 31 in the middle, and small rectangular features 31a and 3a. Wires 5 connect the outer pads 30a to terminals 20a on the sides. A central vertical probe or needle 50 is shown pressing down on the top surface of block 30, with an upward arrow 8 indicating force. Other labels include 60 at the bottom left of block 30 and 2A at the bottom right.

【図8】

